

# Hardware/Software-Codesign mit den MicroCore-Prozessor

Ulrich Hoffmann  
fhwedel University of Applied Sciences

16. April 2009

## Zusammenfassung

MicroCore ist ein in VHDL formulierter Mikroprozessor für den Einsatz in FPGA-basierten eingebetteten Systemen. Seine Architektur erlaubt eine weitgehende Skalierung der Adressräume und der Datenwortbreite unter Beibehaltung des Instruktionssatzes. Damit kann MicroCore gut an die jeweiligen Anforderungen und Ressourcenbeschränkungen angepasst werden.

Durch den Einsatz in FPGAs bietet es sich an, MicroCore um kundenspezifische Hardware zu erweitern, um so einen möglichst geringen Ressourcenverbrauch zu erreichen. Solche Hardware-Erweiterungen können als Prozessor-Peripherie realisiert werden, auf die MicroCore mit Ein-/Ausgabe-Befehlen zugreift, oder aber auch durch benutzerdefinierte MicroCore-Instruktionen, die diese Hardware ansprechen. Die reguläre MicroCore-Architektur stellt dafür ein zugängliches Umfeld zur Verfügung, in das sich neue Instruktionen gut einpassen. Das strukturierte, ingenieurmäßige Vorgehen ist dabei folgendermaßen: Neue Instruktionen werden zunächst durch Unterprogramme simuliert, um die geeignete Hardware/Software-Partitionierung und die gewünschte Schnittstelle zur Software zu ermitteln. Anschließend wird statt eines allgemeinen Unterprogrammaufrufs eine der 32 vorhandenen sog. User-Instruktionen (Traps) eingesetzt. Dies sind Instruktionen, die in der MicroCore-Standardkonfiguration einen Unterprogrammaufruf an eine fest-vorgegebene Adresse auslösen. Im letzten Schritt wird die User-Instruktion in VHDL so abgeändert, dass sie keinen Unterprogramm sprung mehr auslöst, sondern statt dessen die gewünschte, ebenfalls in VHDL definierte Hardware anspricht. Die Schnittstelle zur Software bleibt unverändert.

Die Programmentwicklung für MicroCore erfolgt in einer interaktiven Host-Target-Konstellation: Ein auf dem Host-System befindlicher interaktiver Cross-Compiler erzeugt Maschinencode für das MicroCore-Target-System. Dieser Maschinencode kann über ein sog. Umbilical-Link in das Target-System geladen werden. Dort können dann unter Kontrolle eines Monitor-Programms einzelne Funktionen interaktiv und auch schrittweise direkt im Zielsystem mit der verfügbaren wirklichen Hardware ausgeführt werden.