# Über die skalierbare Prozessor–Architektur MicroCore

Ulrich Hoffmann (uho@xlerb.de)
www.microcore.org

22. April 2003

**Zusammenfassung**

MicroCore ist eine skalierbare, zwei Stack, Harvard Prozessor-Architektur für eingebettete Systeme, die einfach in FPGAs realisierbar ist und während der vergangenen fünf Jahre von Klaus Schleisiek in Hamburg entwickelt wurde.

Einen Mikroprozessor in einem Field Programmable Gate Array (FPGA) zu realisieren bietet Vorteile:

Die Funktionsweise des Prozessors ist typischerweise formal beschrieben, was konkrete Überlegungen zur Korrektheit der Prozessorimplementierung erlaubt.

Erkannte Fehler in der Prozessorimplementierung lassen sich unabhängig von Hardware–Herstellern genau dann beheben, wenn es für den eigenen Entwicklungsprozess am geeignetsten ist.

Für eine spezifische Anwendung lassen sich kritische Teilfunktionalitäten alternativ durch Programme oder direkt durch Schaltwerke realisieren (Codesign). Dies fördert den Entwurf von möglichst einfachen, damit beherrschbaren Lösungen bei gleichzeitig geringem Energieverbauch.

Gemessen an einem herkömmlichen *full-custom* Prozessorentwurf, der auf minimale Befehlsausführungszeiten hin optimiert ist, besitzt ein in FPGA realisierter Prozessor mehr Zeit, um seine Befehle zu bearbeiten. Dieser Nachteil kann aber eben durch Verlagerung zeitkritischer Teile in die Hardware mit Unterstützung durch Spezialbefehle zumindest gemildert werden.

Attraktiv ist dieser Ansatz für Gerätehersteller, die a) eine langfristige Kontinuität ihrer Produkte erreichen wollen, ohne aufwändig wegen Auslaufen verwendeter Bauteile nachentwickeln zu müssen, oder b) konkrete Funktionsgarantien für ihre Produkte abgeben müssen.

Zum gegenwärtigen Zeitpunkt ist MicroCore in VHDL realisiert, mit dem MTI Simulator getestet und mit Synplify und Leonardo für Xlilinx und Altera FPGAs synthetisiert worden.

MicroCore ist unter einer *Open Source*-artigen Lizenz erhältlich. Evaluationsboards befinden sich in der Entwicklung.

Der Vortrag stellt die MicroCore–Architektur vor und gibt Auskunft über den Projektstand.